

Key Word 반도체 칩, 패키지, 반도체 패키징, 방열효율



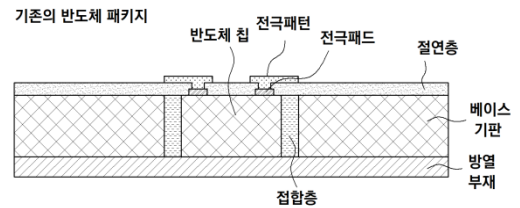
# 방열효율을 높일 수 있는 반도체 칩 패키지

기술보유기관 한국전자기술연구원 (KETI) 연구책임자 육종민 박사

기술분류	5X-Domain	Enabling Tech	9 Core Tech
	기타	기타	전자소재

## 기술개요

전성을 갖고 열전도율이 높은 금속 재질로 형성된 베이스 기판에 반도체 칩을 실장하고, 베이스 기판과 반도체 칩 사이의 이격공간에 도전성을 갖고 열전도율이 높은 금속 재질의 방열부재를 형성함으로써, 방열효율을 높일 수 있는 반도체 칩



〈기존 반도체 패키지의 단면도〉

## 기술개발 내용 및 차별성

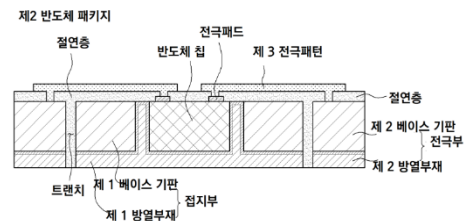
기존기술	본기술
고전압, 고전류로 동작하는 전력반도체의 경우 전력반도체의 동작 시 발열은 전력반도체 자체의 성능을 저하시킴	반도체 칩의 하면 뿐만 아니라 측면으로도 열을 방출할 수 있어, 반도체 패키지의 방열효율을 향상시킴
- 반도체 칩의 동작시, 전류경로를 따라 전하가 이동하고, 전류경로의 저항에 따른 발열이 발생함	- 베이스 기판과 반도체 칩 사이의 이격공간에 도전성을 갖고 열전도율이 높은 금속 재질의 방열부재를 형성한 반도체 칩 패키지를 제공
- 이러한 발열은 반도체 칩의 성능을 저하시키고, 수명을 감소시킴	- 전극부를 통해 반도체칩과 외부 기판이 신호를 송수신하는 MLF 구조의 반도체 패키지를 제공
- 전력반도체의 동작 시 발열은 전력반도체 자체의 성능을 저하시킬 뿐만 아니라, 열폭주 등의 문제를 일으켜 소자가 파괴되는 원인이 됨	- 반도체 칩과 베이스 기판을 전극패턴으로 연결함으로써, 와이어 본딩 공정을 생략하여 공정이 단순화되고, 전극패턴의 폭, 길이, 두께 등을 목적에 맞게 제조할 수 있음

## 기술 특징

- 도전성을 갖고 열전도율이 높은 금속 재질로 형성된 베이스 기판에 반도체 칩 실장
- 베이스 기판과 반도체 칩 사이의 이격공간에 도전성을 갖고 열전도율이 높은 금속 재질의 방열부재 형성
- 도전성 재질로 이루어진 베이스 기판 및 방열부재를 트렌치 구조를 통해 접지부와 전극부로 전기적으로 분리하고, 전극부와 반도체 칩의 입출력단자를 연결하는 전극패턴 형성



〈제1 실시예에 따른 반도체 패키지의 단면도〉



〈본 기술의 반도체 패키지 평면도〉

## 기술성숙도



## 기술동향 및 활용

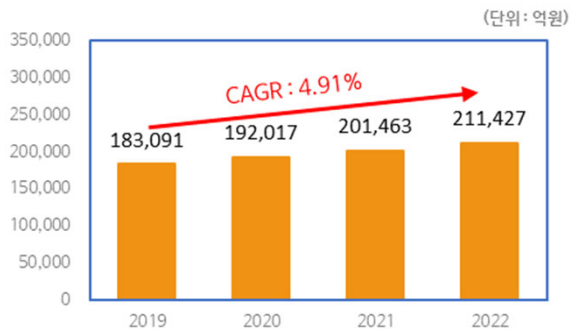
- 반도체 패키지와 전자부품의 고집적화·소형화·박형화가 전자기기의 소형화·경량화·박형화에 크게 기여하고 있는 가운데, 초고밀도실장용 신개념 패키지도 제안되면서 이에 적합한 소재 개발에 대한 중요성이 커지고 있음
- 신소재 및 공정을 적용해 기존 입자 분산형 고분자 복합 소재의 방열성 한계(4W/mK)를 극복한 차세대 고방열 패키징 소재 개발이 필요함

기술 수요처	적용분야
반도체 패키징 개발업체	메모리 반도체, 시스템 반도체, 반도체 패키지

## 시장동향

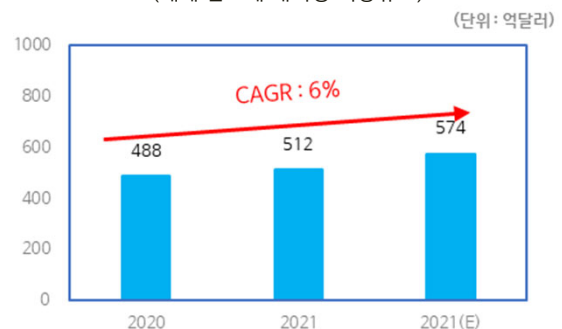
- 국내 반도체 패키징 시장은 2019년 약 193,091억원, 2022년에는 약 211,427억원으로, 연평균 약 4.91%로 성장
- 세계 반도체 패키징 시장규모는 2018년 약 488억달러, 2021년 약 574억달러로 연평균 약 6%로 성장

(국내 반도체 패키징 시장규모)



(출처: 한국신용정보원(TDB) 산업정보, NICE평가정보 재가공)

(세계 반도체 패키징 시장규모)



(출처: 2021년 7월 한경산업 기사, 가트너 정보 재가공)

## 특허/권리현황

No.	특허명	등록현황	특허번호	패밀리특허
1	반도체 패키지 및 그 제조방법	등록	10-1845150	US09984950 US20170309541

## 기술문의

KETI 김인식 선임  
TEL 031.789.7664